

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-047363

(43)Date of publication of application : 18.02.2000

(51)Int.Cl.

G03F 1/08
G02F 1/136
// G03F 7/20

(21)Application number : 10-212983

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 28.07.1998

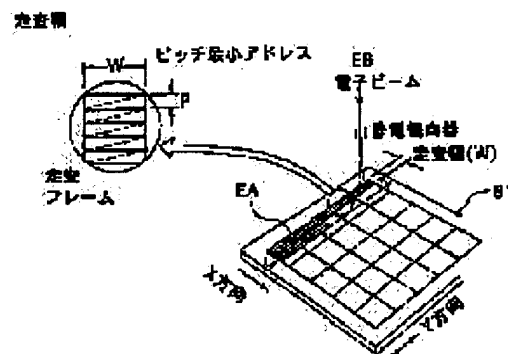
(72)Inventor : MURAIDE MASAO

(54) PRODUCTION OF EXPOSURE MASK, EXPOSURE MASK AND PRODUCTION OF ELECTRO-OPTIC DEVICE USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent irregularity in a mask from affecting adversely the patterning.

SOLUTION: After a light-shielding layer and a resist layer to produce an exposure mask are formed in this order, a pattern is drawn in the resist layer by scanning with electron beams EB relatively in the Y direction with specified scanning width while relatively moving the scanning region EA in the X direction for every scanning period. In this process, scanning is repeated for two or more cycles, and the starting position of scanning of the energy beam in each cycle is shifted in the X direction so as to compensate the border part of the scanning region EA in order to avoid irregularity in the mask.



LEGAL STATUS

[Date of request for examination]

07.10.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-47363

(P2000-47363A)

(43) 公開日 平成12年2月18日 (2000.2.18)

(51) Int. CL ⁷	識別記号	F I	チーコード (参考)
G 0 3 F 1/08		G 0 3 F 1/08	B 2 H 0 9 2
G 0 2 F 1/136	5 0 0	G 0 2 F 1/136	5 0 0 2 H 0 9 5
// G 0 3 F 7/20		G 0 3 F 7/20	2 H 0 9 7

審査請求 未請求 請求項の数17 O L (全 20 頁)

(21) 出願番号 特願平10-212983

(22) 出願日 平成10年7月28日 (1998.7.28)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 村出 正夫

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100093388

弁理士 鈴木 喜三郎 (外2名)

Fターム (参考) 2H092 MA14 MA16 NA07

2H095 BA12 BB10 BB27 BB33 BB34

BC13

2H097 AA03 AA11 BA06 BB01 CA05

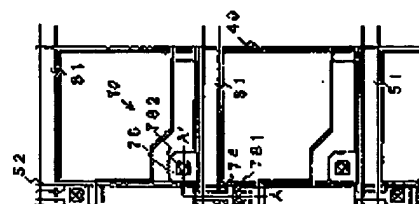
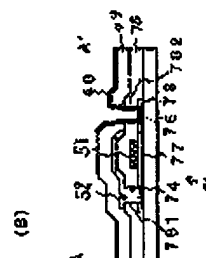
CA16 KA28 LA12

(54) 【発明の名称】 露光用マスクの製造方法、露光用マスク、それを用いた電気光学装置の製造方法

(57) 【要約】

【課題】 マスクむらがパターンニング結果に支障を及ぼすことのない露光用マスクの製造方法。この方法で製造した露光用マスク、およびこの露光用マスクを用いた液晶装置の製造方法を提供すること。

【解決手段】 露光用マスクを製造するための遮光層およびレジスト層をこの順に積層した後、所定の走査幅をもってY方向に相対的に走査される電子ビームEBの走査領域EAを1走査毎にX方向に相対移動させながらレジスト層に描画する際に、前記走査を2サイクル以上繰り返す。このとき、各サイクル毎のエネルギービームの走査開始位置をX方向にずらし、走査領域EAの境界部分を打ち消すことによってマスクむらを解消する。



【特許請求の範囲】

【請求項1】 マスク基板の面内方向において互いに交差する方向をそれぞれX方向およびY方向としたときに、

前記マスク基板に遮光層およびレジスト層をこの順に積層した後、所定の走査幅をもってY方向に相対的に走査されるエネルギー線の走査領域を1走査毎にX方向に相対移動させながら前記レジスト層に所定のマスクパターンを描画する描画工程と、前記レジスト層に現像を施してレジストマスクを形成する工程と、前記レジストマスクを用いて前記遮光層にエッチングを行う工程とを有する露光用マスクの製造方法において、

前記描画工程では、前記マスク基板上の同一箇所にエネルギー線を2サイクル以上走査するとともに、当該同一箇所へ2サイクル以上の走査の際にエネルギー線の走査領域をX方向にずらして重ねて走査することを特徴とする露光用マスクの製造方法。

【請求項2】 請求項1において、前記描画工程は、エネルギービームの走査領域をY方向に走査後、1走査毎に前記走査幅分走査方向に交差する方向に相対移動させながら前記レジスト層に描画を行い、しかる後にエネルギービームの走査開始位置をX方向に前記走査幅分より狭い距離ずらして前記レジスト層に描画を行うことを特徴とする露光用マスクの製造方法。

【請求項3】 請求項1または2において、前記描画工程は、前記マスク基板上の同一箇所にエネルギービームの走査を3サイクル以上行うことを特徴とする露光用マスクの製造方法。

【請求項4】 請求項1ないし3のいずれかにおいて、前記遮光層の表面に反射防止膜を形成することを特徴とする露光用マスクの製造方法。

【請求項5】 マスク基板の面内方向において互いに交差する方向をそれぞれX方向およびY方向としたときに、

前記マスク基板に遮光層およびレジスト層をこの順に積層した後、所定の走査幅をもってY方向に相対的に走査されるエネルギービームの走査領域を1走査毎にX方向に相対移動させながら前記レジスト層に所定のマスクパターンを描画する描画工程と、前記レジスト層に現像を施してレジストマスクを形成する工程と、前記レジストマスクを用いて前記遮光層をエッチングする工程とを有する露光用マスクの製造方法において、

前記描画する工程は、基板に形成した膜を当該露光用マスクを用いたフォトリソグラフィ技術によりパターン

とする露光用マスクの製造方法。

【請求項7】 請求項6において、前記描画する工程では、エネルギービームとして出射される電子ビームの走査速度が50MHz以下であることを特徴とする露光用マスクの製造方法。

【請求項8】 請求項6において、前記描画する工程では、エネルギービームとして出射される電子ビームのスポット径が0.5μm以下であることを特徴とする露光用マスクの製造方法。

10 【請求項9】 請求項6において、前記描画する工程では、エネルギービームとして出射される電子ビームのスポット径が0.1μm以下であることを特徴とする露光用マスクの製造方法。

【請求項10】 請求項1ないし9に規定する方法で製造したことを特徴とする露光用マスク。

20 【請求項11】 請求項10に規定する露光用マスクを用いるパターンニング工程を含む電気光学装置の製造方法において、該電気光学装置の各構成要素を形成する複数の工程のうち、一方の基板側または他方の基板側に形成した膜をフォトリソグラフィ技術を用いてパターンニングする工程では前記露光用マスクを用いてレジストを感光させることを特徴とする電気光学装置の製造方法。

【請求項12】 請求項11において、前記電気光学装置は、前記一方の基板上に表示部と、該表示部での表示動作を駆動する駆動回路とを備え、少なくとも前記表示部を形成するために前記一方の基板側に形成した膜をフォトリソグラフィ技術を用いてパターンニングする工程では前記露光用マスクを用いてレジストを感光させることを特徴とする電気光学装置の製造方法。

30 【請求項13】 請求項11において、前記電気光学装置は、一方の基板側または他方の基板側に光透過領域を規定する遮光層を備え、該遮光層をフォトリソグラフィ技術を用いてパターンニングする工程では前記露光用マスクを用いてレジストを感光させることを特徴とする電気光学装置の製造方法。

40 【請求項14】 請求項11において、複数の露光用マスクを用いて前記一方の基板側または前記他方の基板側に膜をパターンニングする工程を有し、各露光用マスクの前記描画工程におけるエネルギービームのY方向の走査方向を一致させることを特徴とする電気光学装置の製造方法。

【請求項15】 請求項14において、前記露光用マスクを用いて基板上に形成した膜をパターンニングする工程では、基板に対して前記露光用マスクを対向させる際に

露光用マスクを用いて前記一方の基板の少なくとも一方の基板上に膜をパターンニングする工程では、前記基板に対して前記露光用マスクを対向させる際に当該露光用マスクの前記描画工程におけるエネルギービームのY方向の走査方向を前記一方の基板の表示領域を構成する画素において液晶のディスクリネーションが発生する辺に沿った方向に台わせることを特徴とする電気光学装置の製造方法。

【請求項17】 請求項11ないし16のいずれかにおいて、前記電気光学装置は、拡大投射光学系を介して画像を表示する投射型表示装置の液晶ライトバルブであることを特徴とする電気光学装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、一方の基板間の電気光学物質が封入されてなり、一方の基板の少なくとも一方の基板を製造する工程において、基板に形成した膜をフォトリソグラフィ技術を用いてパターンニングする際のレジスト感光用の露光用マスクの製造方法、この方法で製造した露光用マスク、および当該露光用マスクを用いての電気光学装置の製造方法に関するものである。

【0002】

【従来の技術】電気光学物質に電圧を与えて駆動する電気光学装置のうち、たとえば薄膜トランジスタ（以下、TFTと称す。）をスイッチング素子として用いたアクティブマトリクス型の液晶表示装置では、図4に示すように、液晶を封入した2枚の透明基板のうち、アクティブマトリクス基板20の基体となる基板200上には画素電極40と、画素電極40への信号電圧の供給を制御するTFT70などの駆動素子が形成されている。一方、対向基板30の基体となる透明基板300上には、アクティブマトリクス基板20側の画素電極40の間やTFT70に覆われてこれらの部分を遮光する遮光層320が形成され、この遮光層320上には共通電極31となるITO（Indium-Tin-Oxide）膜が形成されている。

【0003】このような液晶装置の構成要素のうち、遮光層320は、透明基板300上に例えばクロム等の金属からなる遮光膜を形成した後、フォトリソグラフィ技術を用いてこれを格子状にパターンニングされている。また、アクティブマトリクス基板20にTFT70を形成する際にも、基板200の表面に形成した膜をフォトリソグラフィ技術を利用してパターンニングする工程や不純物の導入工程などの半導体プロセスが利用されている。

2およびレジスト層83をこの順に積層した後、図6（D）に示すように、電子ビームEBなどを用いてレジスト層83に所定のパターンの描画を行ってレジスト層83を部分的に感光させ、その後現像してレジストマスク830を形成する。しかる後に、レジストマスク830を介して遮光層82にエッチングを行い、マスクパターンに対応する領域に遮光層82を残す。

【0005】このような製造工程のうち、レジスト層83を感光させる描画工程は、各構成要素の寸法精度などを規定する重要な工程である。従って、各種のマスク作成技術が開発されている。図23は、電子ビームを利用した描画の方法でいずれの領域をどの順序で走査するかを（1）から（8）の数字で表してある。図7および図23からわかるように、マスク基板81の面内方向において互いに交差する方向をそれぞれX方向およびY方向としたときに、Y方向に走査される電子ビームEBの走査領域EAを1走査毎にX方向に相対移動させながらレジスト層83全体に所定のマスクパターンを描画する。ここで、電子ビームEBは静電偏向器によってX方向に偏向されているので、この偏向幅に相当する幅（走査幅W）で電子ビームEBは走査されることになる。従って、電子ビームEBはY方向への走査毎に走査幅WずつX方向に移動されて、レジスト層83の全面に電子ビームEBが走査されることになる。レジストがポジタイプであれば、図8（C）に示すように、レジストを除去すべき領域上を電子ビームEBが走査されると、電子ビームEBの出射がオンとなる。また、レジストを残すべき領域上を電子ビームEBが走査されると、電子ビームEBの出射がオフとなる。このような電子ビームの出射のオン・オフは、予め電子ビーム描画装置に入力されたマスクパターンの描画データに基づいて行われる。その結果、電子ビームEBが照射されなかった領域のレジストは、この描画工程の後にエッチング工程を行っても、図6（D）に示したように、レジストマスク830として遮光層82の表面上に残る。一方、電子ビームEBが照射された領域のレジストは除去される。それ故、遮光層82に対するエッチング工程を行うと、図6（E）に示したように、レジストマスク830で覆われていた遮光層82のみがマスク基板81に残り、露光用マスク80が製造される。

【0006】

【発明が解決しようとする課題】しかしながら、露光用マスクの従来の製造方法では、電子ビームEBの走査幅WずつX方向に移動されるので、互いに隣接する走査領

てしまう。このような露光マスクを用いて例えば液晶装置を製造すると、表示性能が低下することになる。このような表示性能の低下は、特に液晶装置を、拡大投射光学系を介して画像を表示する投射型表示装置の液晶ライトバルブとして用いる場合は、強い光が入射され、且つ画像がスクリーン上に拡大して表示されるため、特に顕著となる。

【0007】以上の問題点に鑑みて、本発明の課題は、描画工程において電子ビームなどのエネルギービームの走査領域を移動させる際の条件を適正化することによって、マスクむらがパターンニング結果に支障を及ぼすことのない露光用マスクの製造方法、この方法で製造した露光用マスク、およびこの露光用マスクを用いた電気光学装置の製造方法を提供することにある。

【0008】

【課題を解決するための手段】上記課題を解決するため、本発明では、マスク基板の面内方向において互いに交差する方向をそれぞれX方向およびY方向としたときに、前記マスク基板に遮光層およびレジスト層をこの順に積層した後、所定の走査幅をもってY方向に相対的に走査されるエネルギービームの走査領域を1走査毎にX方向に相対移動させながら前記レジスト層に所定のマスクパターンを描画する描画工程と、前記レジスト層に現像を施してレジストマスクを形成する工程と、前記レジストマスクを用いて前記遮光層にエッチングを行う工程とを有する露光用マスクの製造方法において、前記描画工程は、前記マスク基板上の同一箇所へエネルギービームを2サイクル以上走査するとともに、当該同一箇所への2サイクル以上の走査の際にエネルギービームの走査領域をX方向にずらして重ねて走査することを特徴とする。

【0009】たとえば、前記描画工程では、基板とエネルギービームの少なくとも一方を相対移動させながら前記レジスト層全体に描画を行う処理を1サイクルとして該処理を2サイクル以上繰り返すとともに、各サイクル毎のエネルギービームの走査開始位置を前記走査幅より狭い距離分X方向にずらす。

【0010】本発明における露光用マスクとは、光縮小露光装置（ステッパー）などで用いられるレチクルを含む意味である。

【0011】本発明では、1サイクル目のエネルギービームの走査において、隣接する走査領域との境界部分にマスクパターンのつなぎ誤差（継ぎ目部分）が発生しても、このようなつなぎ誤差は、2サイクル目、あるいは

る。

【0012】本発明において、前記描画工程では、前記マスク基板上の同一箇所へのエネルギービームの走査を3サイクル以上行うことが好ましい。

【0013】本発明において、前記遮光層の表面に反射防止膜を形成することが好ましい。

【0014】本発明の別の形態では、マスク基板の面内方向において互いに交差する方向をそれぞれX方向およびY方向としたときに、前記マスク基板に遮光層およびレジスト層をこの順に積層した後、所定の走査幅をもってY方向に相対的に走査されるエネルギービームの走査領域を1走査毎にX方向に相対移動させながら前記レジスト層に所定のマスクパターンを描画する描画工程と、前記レジスト層に現像を施してレジストマスクを形成する工程と、前記レジストマスクを用いて前記遮光層にエッチングを行う工程とを有する露光用マスクの製造方法において、前記描画する工程は、基板に形成した膜を当該露光用マスクを用いたフォトリソグラフィ技術によりパターンニングし、前記パターンニングにより前記膜が取り除かれた領域に前記エネルギービームの境界部分を位置させることを特徴とするこのように構成した場合も、描画工程において電子ビームなどのエネルギービームの走査領域を移動させる際の条件を適正化したので、たとえ露光用マスクにむらがあっても、パターンニング結果に支障を及ぼすことがない。

【0015】本発明において、前記描画工程では、たとえば、電子ビーム描画装置を用いてガウス形ビーム・ラスト走査方式で描画を行う。この場合に、エネルギービームとして出射される電子ビームの走査速度は遅いほど好ましく、たとえば、50MHz以下であることが好ましい。また、エネルギービームとして出射される電子ビームのスポット径が0.5μm以下、たとえば、0.1μm程度が好ましい。

【0016】このようにして製造した露光用マスクは、以下のように、電気光学装置を製造するために用いることがある。

【0017】たとえば、電気光学装置の各構成要素を形成する複数の工程のうち、液晶を保持するアクティブマトリクス基板側または対向基板側に形成した膜をフォトリソグラフィ技術を用いてパターンニングする工程では前記露光用マスクを用いてレジストを感光させる。

【0018】また、前記電気光学装置が前記アクティブマトリクス基板上に表示部と、該表示部での表示動作を駆動する駆動回路とを備える場合には、少なくとも前記

する遮光層を備え、該遮光層をフォトリソグラフィ技術を用いてパターンニングする工程では前記露光用マスクを用いてレジストを感光させる。

【0020】このような電気光学装置の製造方法において、異なる複数枚の露光用マスクを用いる場合には、前記アクティブマトリクス基板側または前記対向基板側に形成した膜をパターンニングする工程でも、基板に対して前記露光用マスクを対向させる際に各露光用マスクの前記描画工程におけるエネルギービームのY方向の走査方向が一致する向きに前記露光用マスクを配置することが好ましい。

【0021】また、前記露光用マスクを用いて基板上に形成した層をパターンニングする工程では、基板に対して前記露光用マスクを対向させる際に当該露光用マスクの前記描画工程におけるエネルギービームのY方向の走査方向をアクティブマトリクス基板に設けた走査線の延設方向と合わせることを好ましい。

【0022】さらに、前記電気光学装置を液晶装置に用いる場合、前記露光用マスクを用いて基板上に形成した層をパターンニングする工程は、基板に対して前記露光用マスクを対向させる際に当該露光用マスクの前記描画工程におけるエネルギービームのY方向の走査方向をアクティブマトリクス基板の表示領域を構成する画素において液晶のディスクリネーションが発生する辺に沿った方向に合わせることが好ましい。

【0023】このようにして製造する液晶装置は、拡大投射光学系を介して画像を表示する投射型表示装置の液晶ライトバルブ用として適している。

【0024】

【発明の実施の形態】図面を参照して、本発明の実施の形態を説明する。

【0025】（液晶装置の全体構成）電気光学装置の一例として液晶装置について説明する。図1（A）は、本実施の形態の駆動回路内蔵型のアクティブマトリクス基板を用いた液晶装置を模式的に示す平面図であり、図1（B）は、図1（A）のH-H'線における断面図である。

【0026】図1（A）、（B）に示すように、液晶装置10では、駆動回路内蔵型のアクティブマトリクス基板20と対向電極31が形成された対向基板30とをシール層11で所定のセルギャップを確保した状態に貼り合わせてある。ここで、シール層11は部分的に途切れているので、そこからシール層11の内側に液晶12を封入した後、封止材13で塞ぐ。この状態では、対向基

板、例えば無アルカリガラスや石英などの基板200上に複数の走査線51及び走査線51に交差する複数のデータ線52と、各走査線51と各データ線52に接続されたスイッチング用のトランジスタ70と、各トランジスタ70に接続された画素電極40が構成されている。画素電極40を介して液晶に書き込まれた所定レベルの画像信号S1、S2、…、Snは、対向基板300に形成された対向電極31との間で一定期間保持される。液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ここで、保持された画像信号がリークするのを防ぐために、画素電極40と対向電極との間に形成される液晶容量と並列に蓄積容量90を付加する。尚、このように蓄積容量90を形成する方法としては、容量を形成するための配線である容量線53を設けても良いし、隣接する走査線51との間で容量を形成しても良い。

【0028】また、周辺回路として、データ線52を駆動するシフトレジスタ610と画像信号S1、S2、…、Snをサンプリングして複数のデータ線52に夫々供給するサンプリング回路620とを有するデータ線駆動回路60と、走査線51を駆動する走査線駆動回路50とを備える。

【0029】走査線駆動回路50は、外部制御回路から供給されるクロック信号等に基づいて、所定タイミングで走査線51に走査信号G1、G2、…、Gmをパルス的に順次で印加する。

【0030】シフトレジスタ610は、外部制御回路から供給されるクロック信号等に基づいて、所定タイミングでサンプリング回路駆動信号線64にサンプリング回路駆動信号X1、X2、…、Xnを供給する。

【0031】サンプリング回路620はTFT302からなり、各データ線52毎に備えており、画像信号線66がTFT302のソース電極に接続されており、サンプリング回路駆動信号線64がTFT302のゲート電極に接続されている。サンプリング回路駆動信号線64を介してシフトレジスタ610からサンプリング回路駆動信号X1、X2、…、Xnが入力されると、画像信号線66に供給される画像信号S1、S2、…、Snはデータ線52に順次供給される。

【0032】本実施の形態において作製した前記TFT70を図3に示す。図3（A）は画素の平面図であり、図3（B）はA-A'線における断面図である。

【0033】図3（A）、（B）に示すように、TFT70は、ソース領域74とドレイン領域76との間にチ

ス電極52、第1層間絶縁膜78および第2層間絶縁膜79のコンタクトホール782を介してドレイン領域76に電氣的接続する透明な画素電極40とを有している。

【0034】(対向基板の構成)図4は、液晶装置の表示部を取り出して示すブロック図である。図5は、各層の対向基板の断面図であり、図5(A)は一般的な対向基板、図5(B)はカラーフィルタ基板、図5(C)はマイクロレンズ基板、図5(D)はダイクロイックフィルタ基板の断面図である。

【0035】図4および図5(A)に示すように、対向基板30の基体となるガラスや石英などの透明基板30上には、アクティブマトリクス基板20側の画素電極40の間やTFT70に覆われてこれらの部分を遮光するクロム膜やアルミニウム膜などの金属や金属合金、あるいは不純物がドーパされたシリコン膜からなる遮光層320が形成され、この遮光層320上には共通電極31となるITO膜が形成されている。

【0036】ここで、対向基板30については、図5(B)に示すように、遮光層間にカラーフィルタ層を形成し、その表面に保護膜を介してITO膜からなる対向電極31を形成してカラーフィルタ基板としてもよい。また、図5(C)に示すように、対向基板30については、マイクロレンズを積層してから、その表面に薄板ガラスを接合し、この薄板ガラス上に遮光層320と対向電極とを形成することにより、マイクロレンズ基板としてもよい。このマイクロレンズ基板によれば、入射光を集光することができるので、光利用効率を高めることができる。さらに、図5(D)に示すように、カラーフィルタ基板のカラーフィルタ層の代わりに、ダイクロイックフィルタ層を形成すれば、カラーフィルタのような光吸収がないので、耐光性や耐熱性が向上し、かつ、光利用効率を高めることができる。

【0037】(マスクの製造方法)このような構成の液晶装置10において、それを構成する各部分は、従来の技術でも説明したように、フォトリソグラフィ技術を駆使したパターンニング工程を利用して形成される。

【0038】このパターンニング工程においてレジストを部分的に感光させるための露光用マスクを製造するにあたっては、図6(A)に示すように、石英、平板ガラス(ソーダライムガラス)、低膨張ガラス(硼珪酸ガラス)などに対して表面研磨、および鏡面処理を施した透明なマスク基板81の表面に、図6(B)に示すように、膜厚が約200オングストロームから約2000オ

00オングストロームの厚さで形成しておくことが好ましい。なお、クロム膜のOD値は高い方がよいが、少なくとも2.5以上あればよい。

【0039】次に、図6(C)に示すように、遮光層82の表面に膜厚が5000オングストローム程度のポジのレジスト層83(EBレジスト)を積層した後、図6(D)に示すように、所定のマスクパターンをEB変換して、そのデータに基づいて、電子ビーム描画装置を用いて電子ビームEBによる描画を行い、レジスト層83(EBレジスト)を部分的に感光させる。次に、レジスト層83に現像を施すことにより、電子ビームEBが照射されなかった部分のレジスト層83のみをレジストマスク830として残す。しかる後に、図6(E)に示すように、レジストマスク830を用いて遮光層82にエッチングを行い、レジストマスク830が形成されている領域のみに遮光層82を残し、マスク80を形成する。

【0040】このような製造工程のうち、レジスト層83を電子ビームEBを用いて感光させる工程は、各構成要素の寸法精度などを規定する重要な工程である。従って、各層のマスク作成技術が開発され、そのうち、電子ビーム描画装置を用いたガウス形ビーム・ラスタ走査方式では、図7に示すように、電子ビーム描画装置から出射される電子ビームを利用して描画を行う。電子ビーム描画装置としては、パーキンエルマ社から商品名「ME BES」として販売され、バリアン社製から商品名「E e BES 460」として販売されているものがあるので、その細部の図示および詳細な説明を省略するが、電子源としてタンゲステンのヘアピン・フィラメントなどを有し、たとえば10kVの加速電圧で電子線を出力する。電子銃を出た電子はビーム絞り板を通過した後、第1レンズでブランピング板の中に結像された後、第2レンズで偏向コイルの中心に結像され、その中心の像が投射レンズを介してマスク基板上のレジスト上に結像される。

【0041】この電子ビーム描画装置を用いてガウス形ビーム・ラスタ走査方式で描画を行うには、マスク基板81の面内方向において互いに交差する方向をそれぞれX方向およびY方向としたときに、マスク基板81上のレジスト層(図6参照)に対して、電子ビームEBをY方向に走査するとともに、この走査領域EAをX方向に移動させていく。本実施の形態では、マスク基板81を載せた試料台を空気軸受けなどを用いた移動台によりY方向に移動させて、電子ビームをY方向に走査する。

EBは走査されることになる。また、電子ビームEBの走査領域EAのX方向への移動は、電子ビームEBの走査幅W分ずつX方向に移動させることになる。このような電子ビームEBは、図8(A)に示すように、エネルギー強度がガウス分布に従い、図8(B)に示すように、円形のスポットを形成する。ここで、電子ビームのスポット径は、精度よく描画を行うとすれば小さいほど好ましく、たとえば、 $0.5\mu\text{m}$ 以下のものを用いるのが好ましい。また、電子ビームのスポット径を $0.1\mu\text{m}$ 以下のものであれば、その分、描画の精度が向上するのでより好ましい。また、電子ビームEBの走査速度は、遅い方がフィールドつなぎ誤差が出にくいことから、 50MHz 以下であることが好ましい。

【0042】このようにして電子ビームEBの走査がレジスト層の全面に施される間、レジストがポジタイプであれば、図8(C)に示すように、レジストを残すべき領域上に電子ビームEBが走査される際には電子ビームEBの出射をオフする。また、レジストを除去すべき領域上に電子ビームEBが走査されようとする際には電子ビームEBの出射をオンとする。それとは逆に、レジストがネガタイプであれば、レジストを除去すべき領域上に電子ビームEBが走査される際には電子ビームEBの出射をオフするが、レジストを残すべき領域上に電子ビームEBが走査されようとする際には電子ビームEBの出射をオンとする。

【0043】このような電子ビームEBの出射のオン・オフは、予め電子ビーム描画装置に入力されたマスクパターンの描画データに基づいて行われる。その結果、レジストがポジタイプであれば、光ビームが照射されなかった領域のレジストは、この描画工程の後に、現像工程を行っても、図6(D)に示すように、レジストマスクとして遮光層82の表面上に残る。一方、光ビームが照射された領域のレジストは除去される。それ故、遮光層82に対してスプレー方式などのウェットエッチング、あるいはドライエッチングなどのエッチング工程を行うと、図6(E)に示すように、露出していた遮光層82のみが除去され、レジストマスク830で覆われていた遮光層82のみがマスク基板81上に残る。

【0044】このようにして露光用マスク作成用のレジストに描画を行うにあたって、従来のマスク製造方法のように、電子ビームの走査幅分ずつX方向に移動させるだけでは、隣接する走査領域との境界部分にマスクパターンが不連続なむらが発生してしまう。しかるに本実施の形態では、図9に示すように、前記の描画工程におい

て示してある。また、1回の電子ビームEBに走査過程で電子ビームEBの照射が行われる領域を走査領域EAで表してある。また、本実施の形態では、以下に説明するように、電子ビームEBを3サイクル走査する場合を示すものであり、いずれの領域をどの順序で走査するかは(1)から(24)の番号で表してある。

【0046】この図に示すように、本実施の形態では、電子ビームEBの走査領域EAを1走査毎に走査幅W分X方向に相対移動させながらレジスト層全体に描画を行う処理を1サイクルとして該処理を少なくとも2サイクル以上繰り返すとともに、各サイクル毎の電子ビームEBの走査開始位置を走査幅Wより狭い距離、たとえば3回描画を行なう場合は、走査幅Wの例えば約 $1/3$ に相当する距離X方向にずらす。その結果、1サイクル目の電子ビームEBの走査において、隣接する走査領域EAとの境界部分にマスクパターンのつなぎ誤差(継ぎ目部分)が発生しても、このようなつなぎ誤差は、2サイクル目、あるいは3サイクル目の電子ビームEBの走査によって打ち消され、隣接する走査領域EAとの境界部分にマスクパターンのつなぎ誤差(継ぎ目部分)が発生しない。すなわち、隣接する走査領域EAとの境界部分は、各サイクル毎に重ならないので、隣接する走査領域EAとの間に明確な境界部分が発生しない。このように電子ビームEBをずらしながら同一箇所に走査を繰り返すほど、マスクむらのない高品質の露光用マスク80を製造できる。但し、電子ビームEBの走査サイクル数が多いほど、露光用マスク80の製造工程におけるスループットが低下するので、走査領域EAとの境界部分に発生しがちなつなぎ誤差(継ぎ目部分)の打ち消し効果、およびスループットを考慮し、本実施の形態では、エネルギービームの走査回数を3サイクルに設定してある。

【0047】このようにして露光用マスク80を製造すると、隣接する走査領域との境界部分にマスクパターンのつなぎ誤差(継ぎ目部分)が発生しない。図10

(A)は本実施の形態で作成された露光用マスク80を用いたフォトリソグラフィ技術でパターンニング工程を行って液晶装置の遮光層を製造した場合を示し、図10

(B)は従来の露光用マスク80をもちいたフォトリソグラフィ技術でパターンニング工程を行って液晶装置の遮光層を製造した場合を示す。図10(A)の場合は、つなぎ誤差の影響のない遮光層320が形成されるが、図10(B)の場合は、遮光層320でみられるつなぎ誤差320Aが見られる。それ故、本発明に係る遮光層320を用いた液晶装置では、マスクのむらに起因する表

【0048】本発明における露光用マスク80とは、光縮小露光装置（ステッパー）などで用いられるレチクルを含む意味であるが、光縮小露光装置（ステッパー）を用いる場合には、その縮小率が大きいほど、本発明によるマスクむら対策が効果的である。

【0049】なお、前記の描画工程において、マスク基板81上の同一箇所への電子ビームEBの走査領域EAを各サイクル毎にX方向にずらすにあたっては、図11においていずれの領域をどの順序で走査するかを（1）から（24）の番号で表してあるように、電子ビームEBの走査領域EAを1走査毎に走査幅Wより狭い距離、たとえば3回描画を行なう場合には走査幅Wの約1/3に相当する分だけX方向に相対移動させながらレジスト層全体に描画を行ってもよい。このように描画した場合でも、隣接する走査領域EAとの境界部分は各サイクル毎に重ならない。それ故、マスクむらのない高品質の露光用マスク80を製造できる。

【0050】（本実施の形態のマスクの使用例）液晶装置の各構成要素を形成する複数の工程のうち、アクティブマトリクス基板側または対向基板側に形成した膜をフォトリソグラフィ技術を用いてパターンニングする工程で、本実施の形態の露光用マスク80を用いてレジストを感光させる例を説明する。

【0051】具体的な適用例を示す前に、露光用マスク80を用いたフォトリソグラフィ技術によるパターンニング工程を簡単に説明しておく。

【0052】まず、図12（A）に示すように、基板100の表面にパターンニングすべき薄膜101を形成した後、図12（B）に示すように、薄膜101の表面にレジスト層102を形成する。次に、図12（C）に示すように、レジスト層102に露光用マスク80を対向させ、この露光用マスク80を介して、レジスト層102に紫外線やX線を照射し、露光用マスク80の窓開け部分からレジスト層102を部分的に感光させる。その結果、露光用マスク80の窓開け部分に対応する部分のレジスト層102のみが感光される。次に、レジスト層102を溶剤に溶解させる。その結果、図12（D）に示すように、ポジタイプのレジストであれば、光照射を受けた部分のレジストのみが除去され、光照射を受けない部分のレジスト層102のみがレジストマスク103として残る。逆に、ネガタイプのレジストであれば、光照射を受けない部分のレジストのみが除去され、光照射を受けた部分のレジストのみがレジストマスク103として残る。次に、レジストマスク103を介して薄膜10

晶装置の対向基板に遮光層を形成する方法を説明する。

【0054】まず、図13（A）に示すように、対向基板30の基板たる透明基板300の表面にPECVD（Plasma-Enhanced Chemical Vapor Deposition）法などを用いて膜厚が2000オングストローム～2μm程度のシリコン酸化膜36を形成する。

【0055】次にシリコン酸化膜36表面全体にドーフト半導体膜321を形成する。ドーフト半導体膜321の形成にあたっては、PECVD法を用いてドーフトアモルファスシリコン膜を形成し、それにレーザアニールまたは急速加熱処理を施して多結晶化したり、あるいはN型若しくはP型の不純物イオンをアモルファスシリコン膜に対して打ち込んでドーフトシリコン膜を形成し、しかる後に結晶化を進める。

【0056】次に、フォトリソグラフィ技術を用いてドーフト半導体膜321の表面に突部形成用のレジストマスク93を形成する。このレジストマスク93を形成する際には、本実施の形態に係る露光マスク80を用いて、図12を参照して説明した方法を行う。

【0057】しかる後にドーフト半導体膜321に対してエッチングを行って、図13（B）に示すように、ドーフト半導体膜321を格子状に残して突部32を形成する。その結果、突部32によって透光領域39が区画形成される。その後、フォトリソグラフィ93を除去する。

【0058】次に図13（C）に示すように、突部32によって区画形成されている光透過領域39内にR、G、Bの各インク331R、331G、331Bをそれぞれ注入する。この際には、一般のインクジェットプリンタを用いることができるが、プリンタヘッドのR、G、Bの各ノズルの間隔は、隣接する透光領域19の中心間の距離に一致するように調整しておく。

【0059】図13（C）に示すようにインク331R、331G、331Bの注入を終えた後には、対向基板30全体をオープン内で加熱して、インク331R、331G、331Bを乾燥、定着させる。この工程を経てインク331R、331G、331Bが乾燥すると、図13（D）に示すように、表面が平坦化した3色のカラーフィルタ層33R、33G、33Bが形成される。

【0060】次に図13（E）に示すように、カラーフィルタ層33R、33G、33Bおよび突部32を覆うように対向基板30の表面側全体に透明な共通電極31を形成する。

【0061】このようにして、対向基板30の表面に

に係る露光用マスク80を用いてレジストを感光させているので、つなぎ誤差のない設計どおりの遮光層320を形成できる。それ故、この対向基板30を用いた液晶装置では、表示性能の向上を図ることができる。

【0063】(アクティブマトリクス基板の製造方法) 次に、図14～図16を参照して、本実施の形態の露光用マスク80を用いてアクティブマトリクス基板を製造する方法を説明する。図14～図16は、画素スイッチング用TFTの製造方法を示す工程断面図であり、図3(A)のA-A'線における断面に相当する。ここで、高温プロセスを例に説明するが、本発明は、低温でポリシリコンTFTを形成する液晶装置をはじめ、アモルファスシリコンTFT型液晶装置、2端子型非線形液晶装置、反射型液晶装置等々、フォトリソグラフィ技術及びエッチング技術等を用いてパターンニングする各種の表示装置の製造に使用できることは勿論である。

【0064】まず、図14(A)に示すように、ガラス基板、たとえば無アリカリガラスや石英などからなる基板200の表面全体に直接、あるいは基板200の表面に形成した下地保護膜(図示せず)の表面全体に、減圧CVD法などにより厚さが約2000オングストローム～約20000オングストローム、好ましくは約10000オングストロームのポリシリコン膜からなる半導体膜751を形成する。

【0065】次に、図14(B)に示すように、フォトリソグラフィ技術及びエッチング技術等を用いて、半導体膜751をパターンニングし、島状の半導体膜751(能動層)を形成する。前記の半導体膜の形成は、アモルファスシリコン膜を堆積した後、500℃～700℃の温度で1時間～72時間、好ましくは4時間～6時間の熱アニールを施してポリシリコン膜を形成したり、ポリシリコン膜を堆積した後、シリコンを打ち込み、非晶質化した後、熱アニールにより再結晶化してポリシリコン膜を形成する方法を用いてもよい。いずれの場合でも、基板の全面に形成した半導体膜751をフォトリソグラフィ技術を用いてパターンニングする際には、図12を参照して説明したように、本実施の形態に係る露光用マスク80を用いてレジストを感光させる。

【0066】次に、図14(C)に示すように、熱酸化法などにより半導体膜751の表面に厚さが約500オングストローム～約1500オングストロームの酸化膜からなるゲート絶縁膜73を形成する。あるいは、熱酸化膜を約50オングストローム～約1000オングストローム、好ましくは約300オングストローム形成した

【0067】次に、図14(D)に示すように、ゲート電極などを形成するためのポリシリコン膜721を基板200の全面に形成した後、リンを熱拡散し、ポリシリコン膜721を導電化する。または、リンをポリシリコン膜721の成膜と同時に導入するドーパントシリコン膜を用いてもよい。次に、ポリシリコン膜721をフォトリソグラフィ技術を用いて、図14(E)に示すように、パターンニングし、画素TFT部の側にゲート電極51を形成する。このパターンニング工程において、ポリシリコン膜721をフォトリソグラフィ技術を用いてパターンニングする際にも、図12を参照して説明したように、本実施の形態に係る露光用マスク80を用いてレジストを感光させる。

【0068】次に、図14(F)に示すように、ゲート電極51をマスクとして約 $0.1 \times 10^{13} / \text{cm}^2$ ～約 $10 \times 10^{13} / \text{cm}^2$ の高濃度の不純物イオン(リンイオン等)の打ち込みを行い、画素TFT部の側には、ゲート電極51に対して自己整合的に高濃度のソース領域74、および高濃度のドレイン領域76を形成する。ここで、ゲート電極51の真下に位置しているため、不純物イオンが導入されなかった部分はチャンネル領域77となる。このようにしてイオン打ち込みを行った際には、ゲート電極51として形成されていたポリシリコン膜にも不純物が導入されるので、それらはさらに低抵抗化することになる。なお、この工程に代えて、ゲート電極75をマスクとして約 $0.1 \times 10^{13} / \text{cm}^2$ ～約 $10 \times 10^{13} / \text{cm}^2$ のドーパントで低濃度の不純物(リンイオン等)を導入して、ポリシリコン膜に低濃度領域を形成した後、ゲート電極75よりの幅の広いマスクを形成して高濃度の不純物(リンイオン等)を約 $0.1 \times 10^{13} / \text{cm}^2$ ～約 $10 \times 10^{13} / \text{cm}^2$ のドーパントで打ち込み、LDD構造(ライトリー・ドーパント・ドレイン構造)のソース領域およびドレイン領域を形成してもよい。また、低濃度の不純物の打ち込みを行わずに、ゲート電極75より幅の広いマスクを形成した状態で高濃度の不純物(リンイオン等)を打ち込み、オフセット構造のソース領域およびドレイン領域を形成してもよい。

【0069】また、図示を省略するが、周辺回路のPチャンネルTFT部を形成するために、前記画素部およびNチャンネルTFT部をレジストで被覆保護して、ゲート電極51をマスクとして、約 $0.1 \times 10^{13} / \text{cm}^2$ ～約 $10 \times 10^{13} / \text{cm}^2$ のドーパントでボロンイオン等を打ち込むことにより、自己整合的にPチャンネルのソース・ドレイン領域を形成する。なお、NチャンネルTFT部の

cm²のドーピングで打ち込み、LDD構造のソース領域およびドレイン領域を形成してもよい。また、低濃度の不純物の打ち込みを行わずに、ゲート電極より幅の広いマスクを形成した状態で高濃度の不純物（ボロンイオン等）を打ち込み、オフセット構造のソース領域およびドレイン領域を形成してもよい。これらのイオン打ち込み工程によって、相縮型のTFT構造が可能になり、周辺回路の同一基板内への内蔵化が可能となる。

【0070】次に、図15(A)に示すように、ゲート電極51の表面側に、CVD法などによりたとえば800℃程度の温度条件下で厚さが約5000オングストローム〜約15000オングストロームのNSG膜（ボロンやリンを含まないシリケートガラス膜）などからなる第1層間絶縁膜78を形成した後、図15(B)に示すように、フォトリソグラフィ技術を用いて、第1層間絶縁膜78のうちソース領域74に対応する部分に第1のコンタクトホール781を形成する。この孔明け工程において、第1層間絶縁膜78をフォトリソグラフィ技術を用いて開孔する際にも、図12を参照して説明したように、本実施の形態に係る露光用マスク80を用いてレジストを感光させる。

【0071】次に、図15(C)に示すように、第1層間絶縁膜78の表面側に、ソース電極を構成するためのアルミニウム膜771などの低抵抗導電膜をスパッタ法などで形成した後、図15(D)に示すように、フォトリソグラフィ技術を用いて、アルミニウム膜771をパターンニングし、画素TFT部では、データ線の一部としてソース電極52を形成する。このパターンニング工程で、アルミニウム膜771をフォトリソグラフィ技術を用いてパターンニングする際にも、図12を参照して説明したように、本実施の形態に係る露光用マスク80を用いてレジストを感光させる。

【0072】次に、図16(A)に示すように、ソース電極52と第1層間絶縁膜78上にCVD法などにより、たとえば400℃程度の温度条件下で厚さが約500オングストローム〜約15000オングストロームのBP SG膜（ボロンやリンを含むシリケートガラス膜）と約1000オングストローム〜約3000オングストロームのNSG膜の少なくとも2層を含むシリケート膜からなる第2層間絶縁膜79を形成した後、図16(B)に示すように、TFT部の側では、フォトリソグラフィ技術およびドライエッチング法などを用いて、第2層間絶縁膜79および第1層間絶縁膜78のうち、ドレイン領域76に対応する部分に第2のコンタクトホール782を開孔

いて、ITO膜400をパターンニングし、TFT部に画素電極40を形成する。ここで、画素電極40としては、ITO膜に限らず、SnO_xやZnO_xなどの高融点の金属酸化物などからなる透明電極材料を使用することも可能であり、これらの材料であれば、第2のコンタクトホール782内でのステップカバレッジも実用に耐えるものである。

【0074】本実施の形態では、第2のコンタクトホール782を開孔する工程、および画素電極40をフォトリソグラフィ技術を用いてパターンニングする際にも、図12を参照して説明したように、本実施の形態に係る露光用マスク80を用いてレジストを感光させる。

【0075】このように、アクティブマトリクス基板20の側において、島状の半導膜75を形成するためのパターンニング工程、コンタクトホール781、782を形成するためのパターンニング工程等々、電気光学装置の少なくとも凹凸形状を形成する全てのパターンニング工程で本実施の形態に係る露光用マスク80を用いてレジストを感光させているので、表示性能の向上を図ることができる。

【0076】（露光用マスクの向き）このように液晶装置を製造していく過程では、露光用マスク80として異なるマスクパターンの複数枚の露光用マスクを用いることになる。このような複数枚の露光用マスク80を各工程毎に基板に対して対向させる際には、図17(A)に示すように、各露光用マスク80の前記描画工程における電子ビームEBの走査方向が全て一致する向きに露光用マスク80を配置することが好ましい。本願発明者が繰り返し行った実験結果によれば、図17(A)に示すように各露光用マスク80の向きを全て一致させて製造した液晶装置と、図17(B)に示すように複数の露光用マスク80の間で、その向きを90°回転させて製造した液晶装置とを比較したところ、図17(A)に示すように各露光用マスク80の向きを全て一致させて製造した液晶装置の方が表示むらが発生しないことが確認されている。この結果については、図17(A)に示すように各露光用マスク80の向きを全て一致させれば、露光用マスク80に微少なマスクむらがあってもそれを用いた対向基板の遮光層320やアクティブマトリクス基板の凹凸形状パターンに微少なつき誤差があっても、その向きが一致しておれば不自然な光の干渉などが発生しにくいためと考えられる。また、露光用マスク80の多重描画の回数や描画し始める位置を合わせると、さらにむらの発生を抑えることができる。

向と電子ビームEBの走査方向とを合わせるよりは、比較的低周波数の信号が通る走査線51の延設方向と電子ビームEBの走査方向とを合わせた方が、マスクむらが表示品位に及ぼす影響を抑えることができる。

【0078】さらに、液晶装置を製造すると、信号の伝達方向、あるいは液晶を配向させるためのラビング方向によっては、走査線に沿ってあるいはデータ線に沿って液晶のディスクリネーションなどの配向不良が発生する。そこで、これらの配向不良を遮光層で遮光することが考えられるが、過度の遮光は開口率の低下を招いてしまふ。このような配向不良に起因する表示品位の低下を抑えることを目的に、本発明者は、配向不良が発生する画素の辺の向きと、露光用マスク80の前記描画工程における電子ビームEBの走査方向との関係を種々変えて、電気光学装置の表示品位を評価したところ、所定の関係があるときに液晶の配向不良が消失することが確認できた。

【0079】（その他の実施の形態）上記の実施の形態では、図18に示すように、各サイクル毎の電子ビームEBの走査領域EAの境界部分（描画つなぎ目）がたとえ、露光用マスク80のうち、島状の半導体膜751の上を通るような位置に形成されたとしても、このような境界部分を複数回の電子ビームEBの走査によって打ち消していく多重描画方法を採用。しかるに本実施の形態では、電子ビームEBの走査を1サイクルしか行わないため、電子ビームEBの走査領域EAの境界部分（描画つなぎ目）がたとえ、露光用マスク80にむら形成する場合でも表示品位を低下させないことに特徴を有する。すなわち、従来は、図19に示すように、電子ビームEBの走査領域EAの境界部分（描画つなぎ目）が、露光用マスク80のうち、島状の半導体膜751の上を通るような位置にあったため、表示品位を低下させていたものを、本実施の形態では、図20に示すように、電子ビームEBの走査領域EAの境界部分（描画つなぎ目）が、露光用マスク80のうち、島状の半導体膜751の上を避ける位置に形成される。このため、露光用マスク80にマスクむらがあっても、半導体膜751のパターニング形状を劣化させることがない。

【0080】（液晶装置の使用例）上記実施の形態に係る液晶装置を透過型で構成した場合の電子機器への使用例を、図21および図22を参照して説明する。

【0081】上記形態の液晶装置を用いて構成される電子機器は、図21のブロック図に示すように、表示情報出力源1000、表示情報処理回路1002、表示駆動

報出力回路1002は、たとえば増幅・極性反転回路、相展開回路、ローテーション回路、ガンマ補正回路、あるいはクランプ回路等を含んで構成され、液晶装置1006を駆動する。電源回路1010は、上述の各回路に電力を供給する。

【0082】このような構成の電子機器としては、液晶プロジェクタ、マルチメディア対応のパーソナルコンピュータ（PC）、およびエンジニアリング・ワークステーション（EWS）、ページャ、あるいは携帯電話、ワードプロセッサ、テレビ、ビューファインダ型またはモニタ直視型のビデオテープレコーダ、電子手帳、電子卓上計算機、カーナビゲーション装置、POS端末、タッチパネルを備える装置などを挙げることができる。

【0083】そのうち、本発明の効果が最も顕著であるのは、図22に示す投射型表示装置において、液晶装置をライトバルブとして用いた場合である。この投射型表示装置は、いわゆる投射型プロジェクタであり、たとえば3枚プリズム方式の光学系を用いている。図22において、液晶プロジェクタ1100では、白色光源のランプユニット1102から出射された投射光がライトガイド1104の内部で、複数のミラー1106および2枚のダイクロイックミラー1108によって、R、G、Bの3原色に分離され（光分離手段）、それぞれの色の画像を表示する3枚の液晶装置1110R、1110G、1110B（液晶ライトバルブ）に導かれる。そして、それぞれの液晶装置1110R、1110G、1110Bによって変調された光は、ダイクロイックプリズム1112（光合成手段）に3方向から入射される。ダイクロイックプリズム1112では、レッドRおよびブルーBの光が90°曲げられ、グリーンGの光は直進するので、各色の光が合成され、投射レンズ1114を通してスクリーンなどにカラー画像が拡大投射される。それ故、わずかな画像の歪みや規則的なむらなどでもスクリーン上に拡大投射されると、明らかな表示欠陥となるが、本発明に係る露光用マスクを使用して液晶装置を製造すれば、かかる表示欠陥の発生を確実に防止できる。

【0084】このような液晶装置では、対向基板の方にマイクロレンズ基板、ダイクロイックフィルタ基板（干渉フィルタ）が形成され、かつ、これらの光学要素に対して遮光層が形成されることが多い。このような場合でも、遮光層を形成するためのパターニング工程で本発明を適用した露光用マスクを用いれば、むらのないパターニングを行うことができる。

【0085】なお、本発明は上記実施例に限定されるこ

【0086】

【発明の効果】以上説明したように、本発明では、1サイクル目のエネルギービームの走査において、隣接する走査領域との境界部分にマスクパターンの継ぎ目部分が発生しても、このような継ぎ目部分は、2サイクル目、あるいは3サイクル目の走査によって打ち消され、隣接する走査領域との境界部分にマスクパターンの継ぎ目部分が発生しない。それ故、本発明では、描画工程において電子ビームなどのエネルギービームの走査領域を移動させる際の条件を適正化することによって、パターニング結果に支障を及ぼすことのない露光用マスクの製造で

【図面の簡単な説明】

【図1】(A)は、それぞれ駆動回路内蔵型のアクティブマトリクス基板を用いた液晶装置を模式的に示す平面図、(B)は、(A)のH-H'線における断面図である。

【図2】液晶装置のアクティブマトリクス基板のブロック図である。

【図3】(A)は、アクティブマトリクス基板の画素領域を拡大して示す平面図、(B)は、(A)のA-A'線における断面図である。

【図4】液晶装置の表示部を取り出して示すブロック図である。

【図5】各種の対向基板の断面図であり、(A)は一般的な対向基板、(B)はカラーフィルタ基板、(C)はマイクロレンズ基板、(D)はダイクロイックフィルタ基板の断面図である。

【図6】露光用マスクの製造方法を示す工程断面図である。

【図7】電子ビーム描画装置を用いたガウス形ビーム・ラスタ走査方式での描画方法を示す説明図である。

【図8】(A)、(B)、(C)はそれぞれ、図7に示す描画に用いる電子ビームのエネルギー分布、ビームスポット、および走査方法を示す説明図である。

【図9】本発明に係る露光用マスクを製造する際の描画工程を示す説明図である。

【図10】(A)、(B)はそれぞれ、本発明および従来の方法で製造した露光用マスクを用いて得た遮光層の説明図である。

【図11】本発明の露光用マスクを製造する際の別の描画工程を示す説明図である。

【図12】本発明に係る露光用マスクを用いたパターニング方法を示す工程断面図である。

【図13】対向基板の製造方法を示す工程断面図である。

【図14】アクティブマトリクス基板の製造方法を示す工程断面図である。

【図15】図14に示す工程に続いて行うアクティブマトリクス基板の製造工程を示す工程断面図である。

【図16】図15に示す工程に続いて行うアクティブマトリクス基板の製造工程を示す工程断面図である。

【図17】各露光用マスクの向きを示す説明図である。

【図18】パターニング形成した島状の半導体膜と、本発明に係る露光用マスクに形成されるマスクむらとの位置関係を示す説明図である。

【図19】パターニング形成した島状の半導体膜と、従来の露光用マスクに形成されるマスクむらとの位置関係を示す説明図である。

【図20】パターニング形成した島状の半導体膜と、従来の露光用マスクに形成されるマスクむらとの位置関係を改良した形態を示す説明図である。

【図21】本発明を適用した液晶装置を用いた電子機器のブロック図である。

【図22】本発明を適用した液晶装置を液晶ライトバルブとして用いた投射型表示装置の説明図である。

【図23】従来の露光用マスクを製造する際の別の描画工程を示す説明図である。

【符号の説明】

10 液晶装置

20 アクティブマトリクス基板

30 対向基板

50 走査線駆動回路

51 走査線

52 データ線

60 データ線駆動回路

70 画素スイッチング用のTFT

80 露光用マスク

81 マスク基板

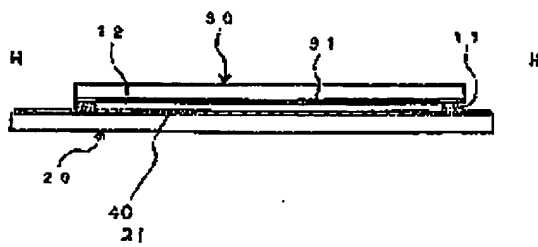
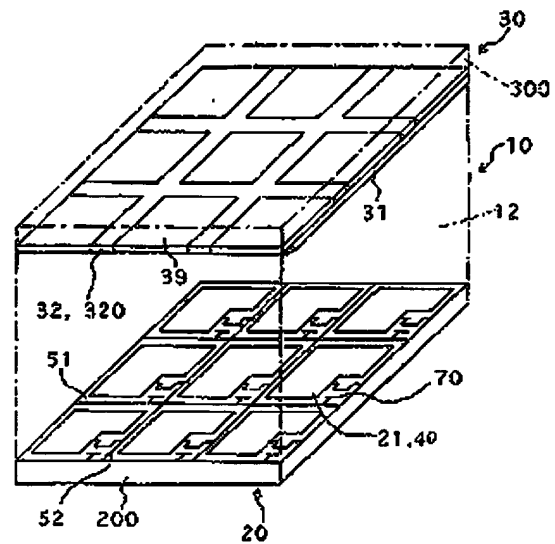
82 遮光層

83 レジスト層

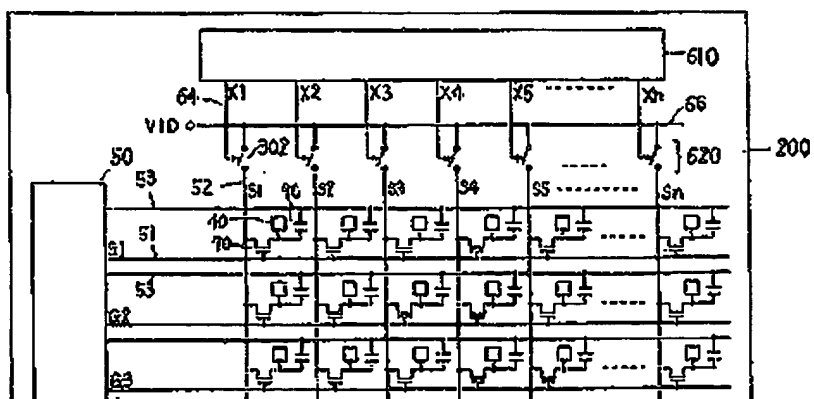
EB 電子ビーム

EA 電子ビームの走査領域

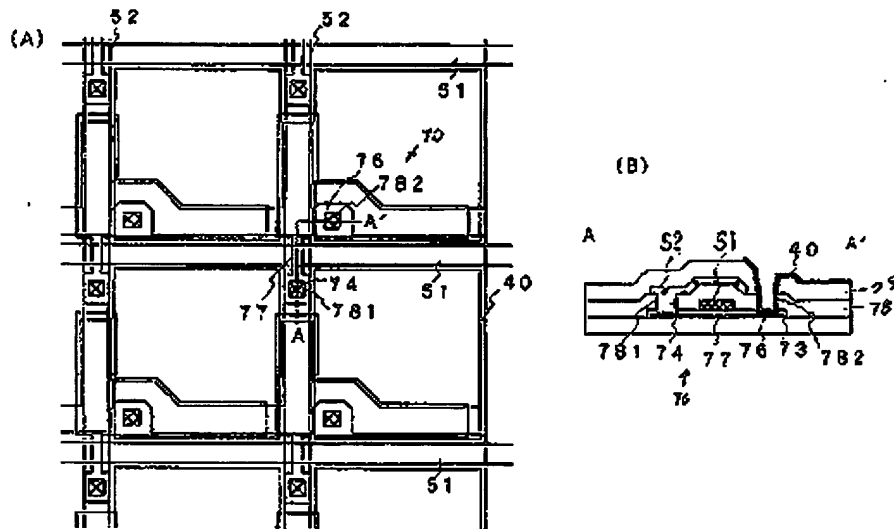
【図4】



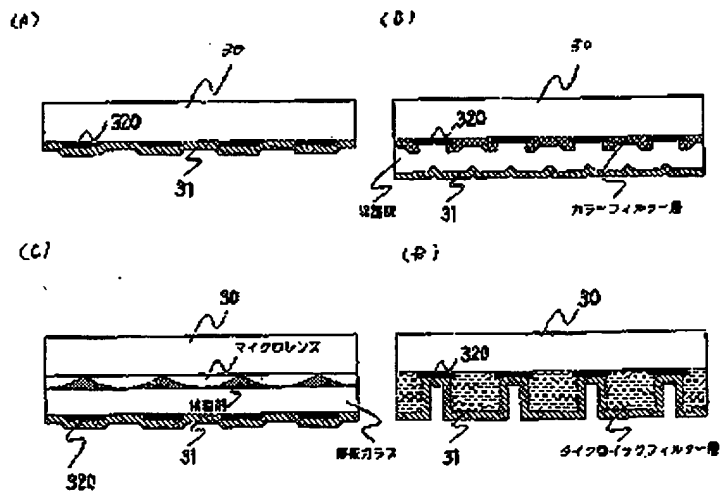
【图2】



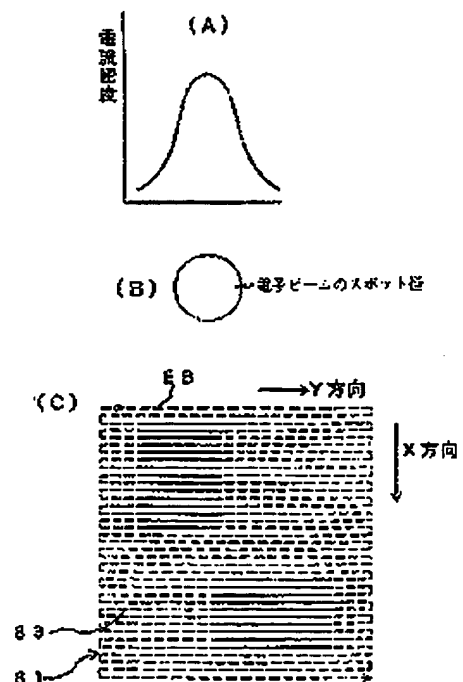
【図3】



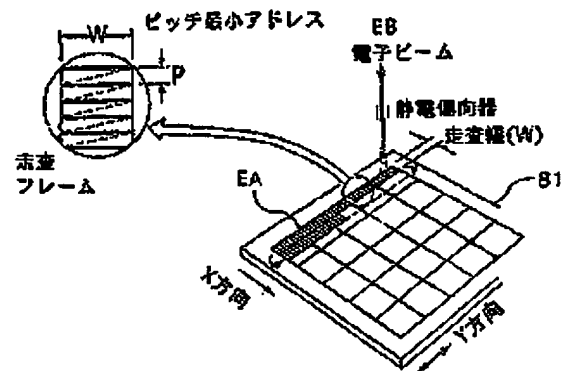
【図5】



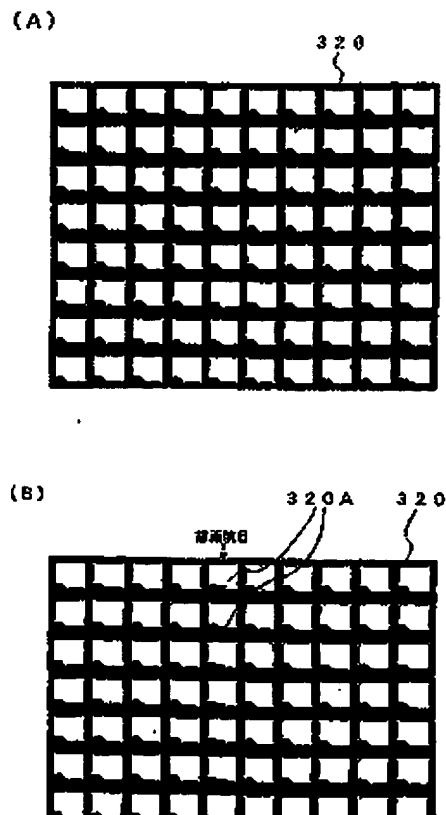
【図8】



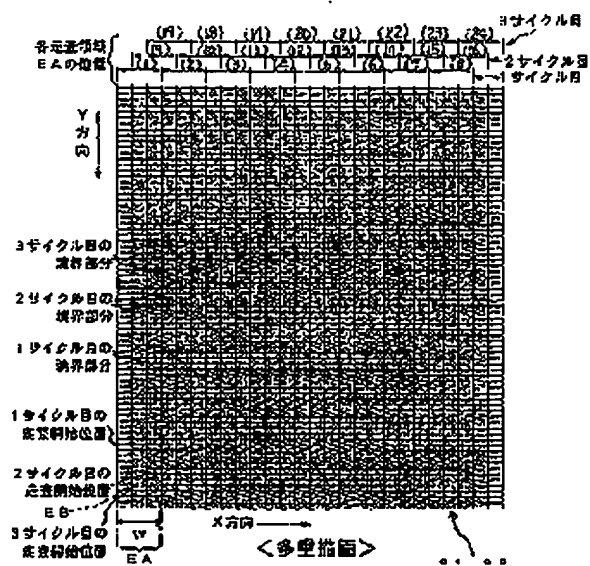
【圖 7】



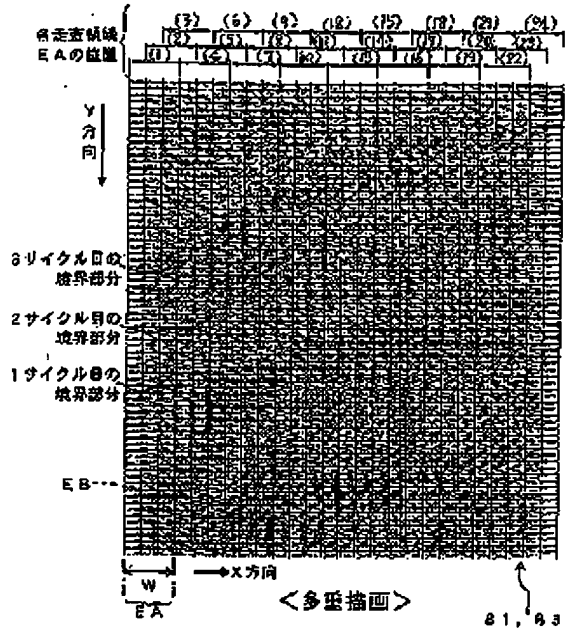
【图 1-6】



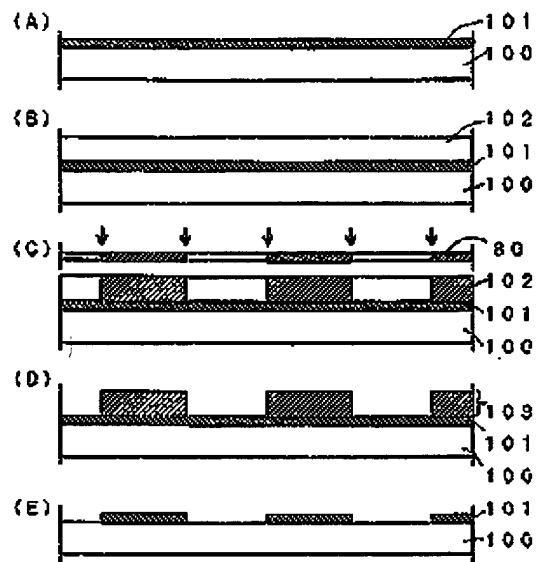
【图9】



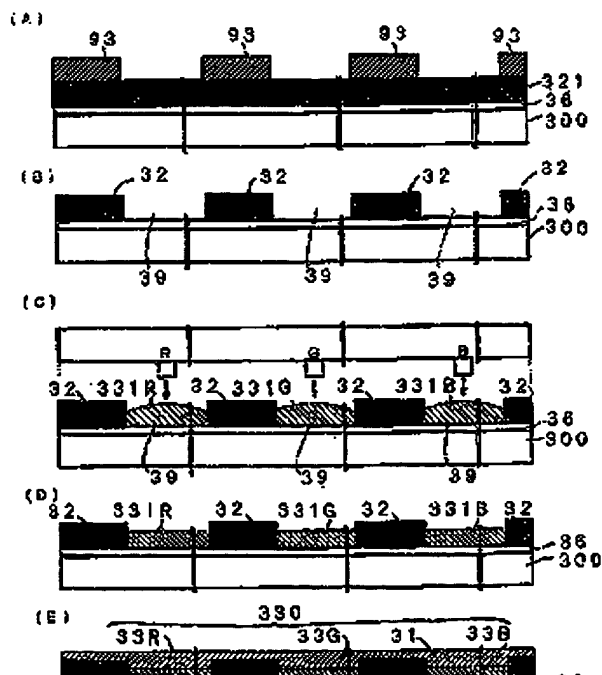
【図11】



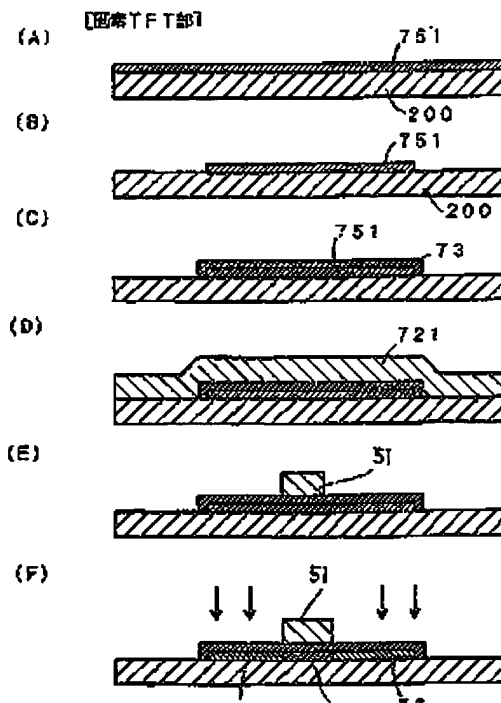
【図12】



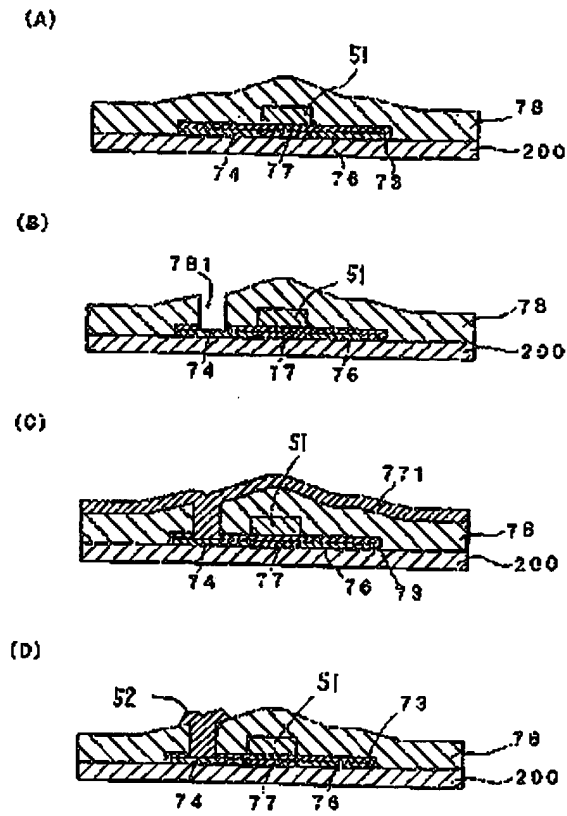
【図13】



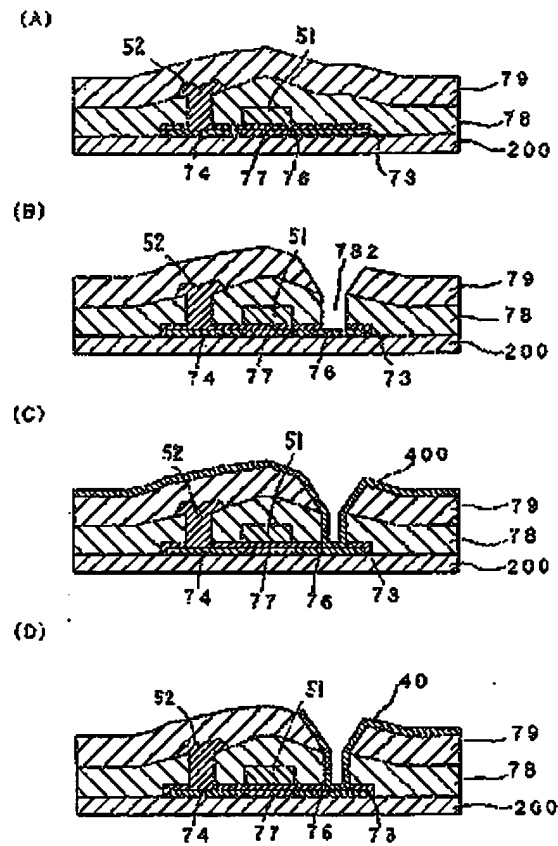
【図14】



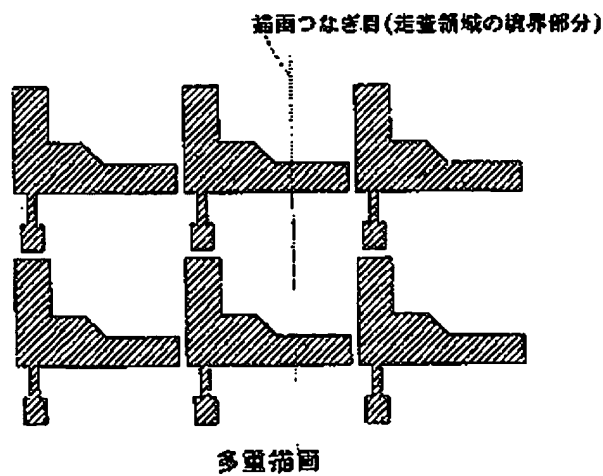
【図15】



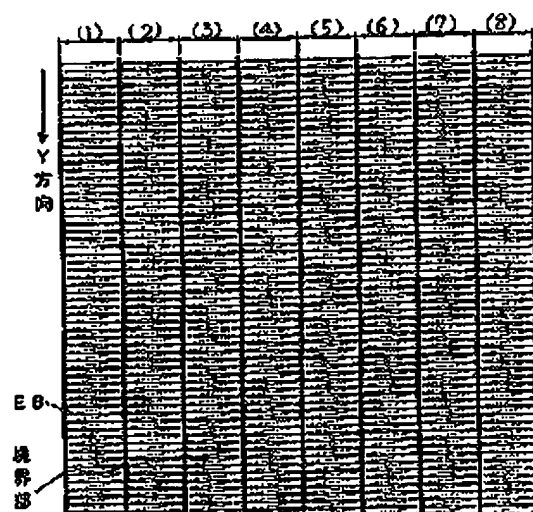
【図16】



【図18】

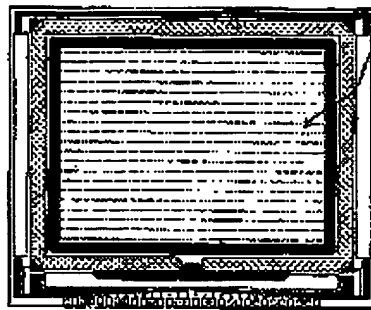


【図23】



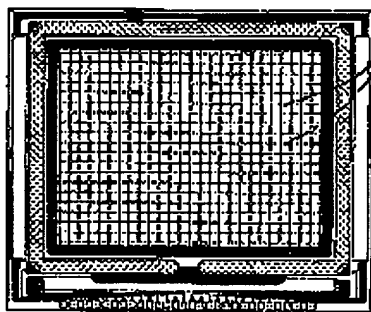
【図17】

(A)アクティブマトリクス基板と対向基板の描画方向を一定にした場合



露光用マスク80の
製造時の電子ビーム
EBの走査方向

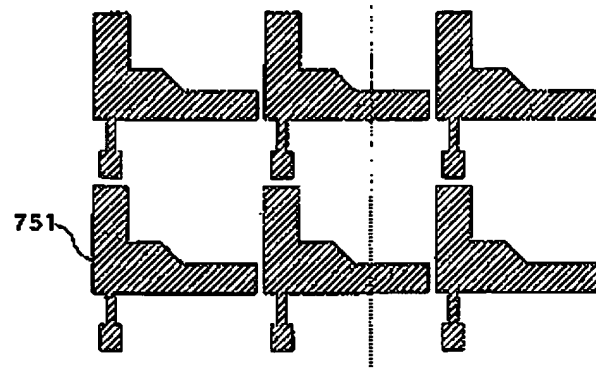
(B)アクティブマトリクス基板と対向基板の描画方向90度変えた場合



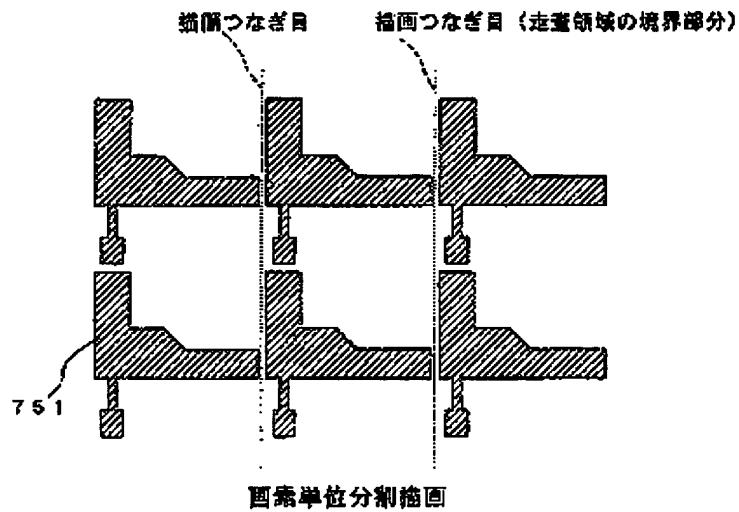
露光用マスク80の
製造時の電子ビーム
EBの走査方向

【図19】

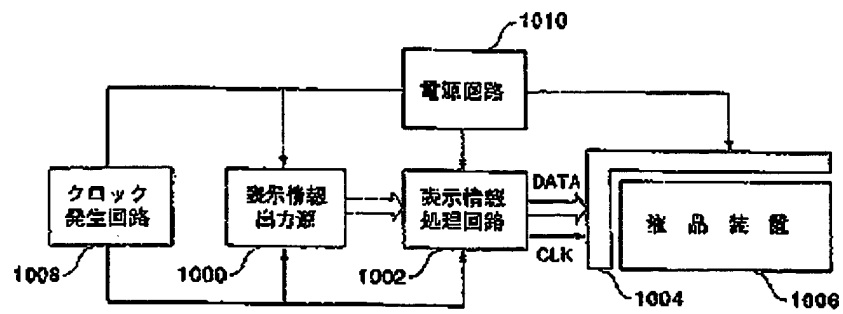
横面つなぎ目(走査領域の境界部分)



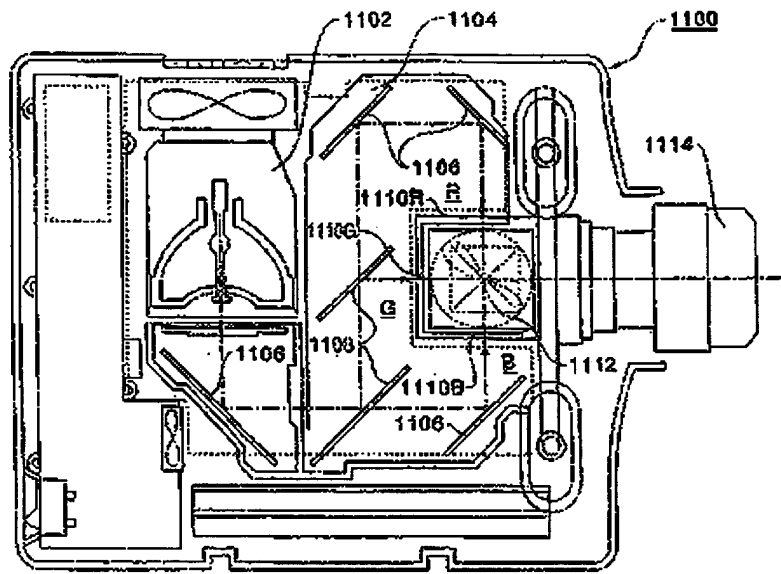
【図20】



【図21】



【図22】



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成15年1月15日(2003.1.15)

【公開番号】特開2000-47363(P2000-47363A)

【公開日】平成12年2月18日(2000.2.18)

【年追号数】公開特許公報12-474

【出願番号】特願平10-212983

【国際特許分類第7版】

G03F 1/08

G02F 1/136 500

// G03F 7/20

【F I】

G03F 1/08 B

G02F 1/136 500

G03F 7/20

【手続補正書】

【提出日】平成14年10月7日(2002.10.7)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 マスク基板の面内方向において互いに交差する方向をそれぞれX方向およびY方向としたときに、

前記マスク基板に遮光層およびレジスト層をこの順に積層した後、所定の走査幅をもってY方向に相対的に走査されるエネルギー線の走査領域を1走査毎にX方向に相対移動させながら前記レジスト層に所定のマスクパターンを描画する描画工程と、前記レジスト層に現像を施してレジストマスクを形成する工程と、前記レジストマスクを用いて前記遮光層にエッチングを行う工程とを有する露光用マスクの製造方法において、

前記描画工程では、前記マスク基板上の同一箇所にエネルギー線を2サイクル以上走査するとともに、当該同一箇所へ2サイクル以上の走査の際にエネルギー線の走査領域をX方向にずらして重ねて走査することを特徴とする露光用マスクの製造方法。

【請求項2】 請求項1において、前記描画工程は、エネルギービームの走査領域をY方向に走査後、1走査毎

程は、前記マスク基板上の同一箇所にエネルギービームの走査を3サイクル以上行うことを特徴とする露光用マスクの製造方法。

【請求項4】 請求項1ないし3のいずれかにおいて、前記遮光層の表面に反射防止膜を形成することを特徴とする露光用マスクの製造方法。

【請求項5】 マスク基板の面内方向において互いに交差する方向をそれぞれX方向およびY方向としたときに、

前記マスク基板に遮光層およびレジスト層をこの順に積層した後、所定の走査幅をもってY方向に相対的に走査されるエネルギービームの走査領域を1走査毎にX方向に相対移動させながら前記レジスト層に所定のマスクパターンを描画する描画工程と、前記レジスト層に現像を施してレジストマスクを形成する工程と、前記レジストマスクを用いて前記遮光層をエッチングする工程とを有する露光用マスクの製造方法において、

前記描画する工程は、基板に形成した膜を当該露光用マスクを用いたフォトリソグラフィ技術によりパターンニングし、前記パターンニングにより前記膜が取り除かれた領域に前記エネルギービームの境界部分を位置させることを特徴とする電気光学装置の製造方法。

【請求項6】 請求項1ないし5のいずれかにおいて、前記描画する工程では、電子ビーム描画装置を用いたガウス形ビーム・ラスタ走査方式で描画を行うことを特徴とする露光用マスクの製造方法。

ポット径が $0.5\mu\text{m}$ 以下であることを特徴とする露光用マスクの製造方法。

【請求項9】 請求項6において、前記描画する工程では、エネルギービームとして出射される電子ビームのスポット径が $0.1\mu\text{m}$ 以下であることを特徴とする露光用マスクの製造方法。

【請求項10】 請求項1ないし9のいずれかに規定する方法で製造したことを特徴とする露光用マスク。

【請求項11】 請求項10に規定する露光用マスクを用いるパターンニング工程を含む電気光学装置の製造方法において、該電気光学装置の各構成要素を形成する複数の工程のうち、一方の基板側または他方の基板側に形成した膜をフォトリソグラフィ技術を用いてパターンニングする工程では前記露光用マスクを用いてレジストを感光させることを特徴とする電気光学装置の製造方法。

【請求項12】 請求項11において、前記電気光学装置は、前記一方の基板上に表示部と、該表示部での表示動作を駆動する駆動回路とを備え、少なくとも前記表示部を形成するために前記一方の基板側に形成した膜をフ

ォトリソグラフィ技術を用いてパターンニングする工程では前記露光用マスクを用いてレジストを感光させることを特徴とする電気光学装置の製造方法。

【請求項13】 請求項11において、前記電気光学装置は、一方の基板側または他方の基板側に光透過領域を規定する遮光層を備え、該遮光層をフォトリソグラフィ技術を用いてパターンニングする工程では前記露光用マスクを用いてレジストを感光させることを特徴とする電気光学装置の製造方法。

【請求項14】 請求項11において、複数の露光用マスクを用いて前記一方の基板側または前記他方の基板側に膜をパターンニングする工程を有し、各露光用マスクの前記描画工程におけるエネルギービームのY方向の走査方向を一致させることを特徴とする電気光学装置の製造方法。

【請求項15】 請求項11ないし14のいずれかににおいて、前記電気光学装置は、拡大投射光学系を介して画像を表示する投射型表示装置の液晶ライトバルブであることを特徴とする電気光学装置の製造方法。